

半導体復活に向けた異業種連携による 産学共同研究

東京大学、国際・産学共同研究センター

生産技術研究所

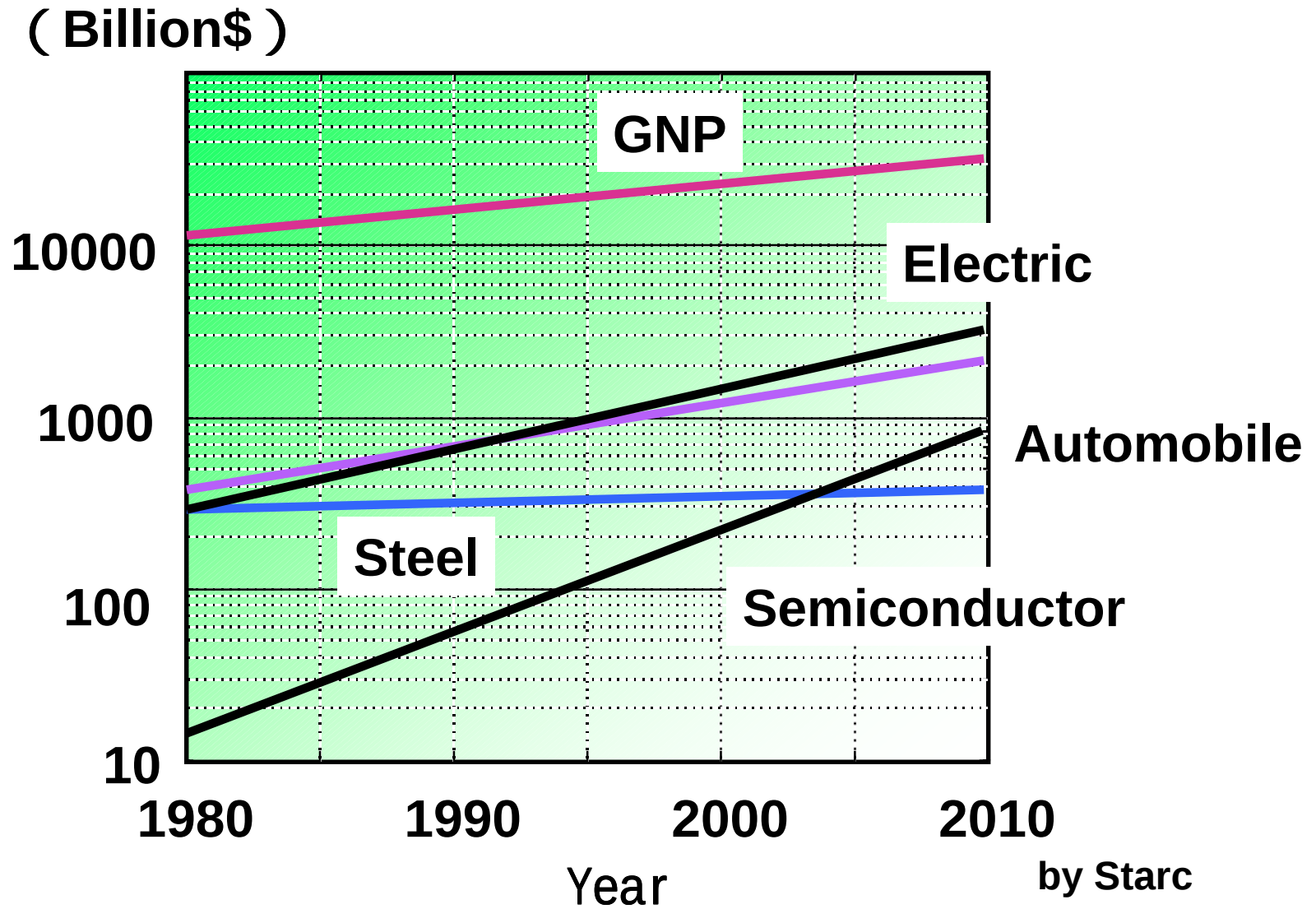
教授 桜井 貴康

E-mail: tsakurai@iis.u-tokyo.ac.jp

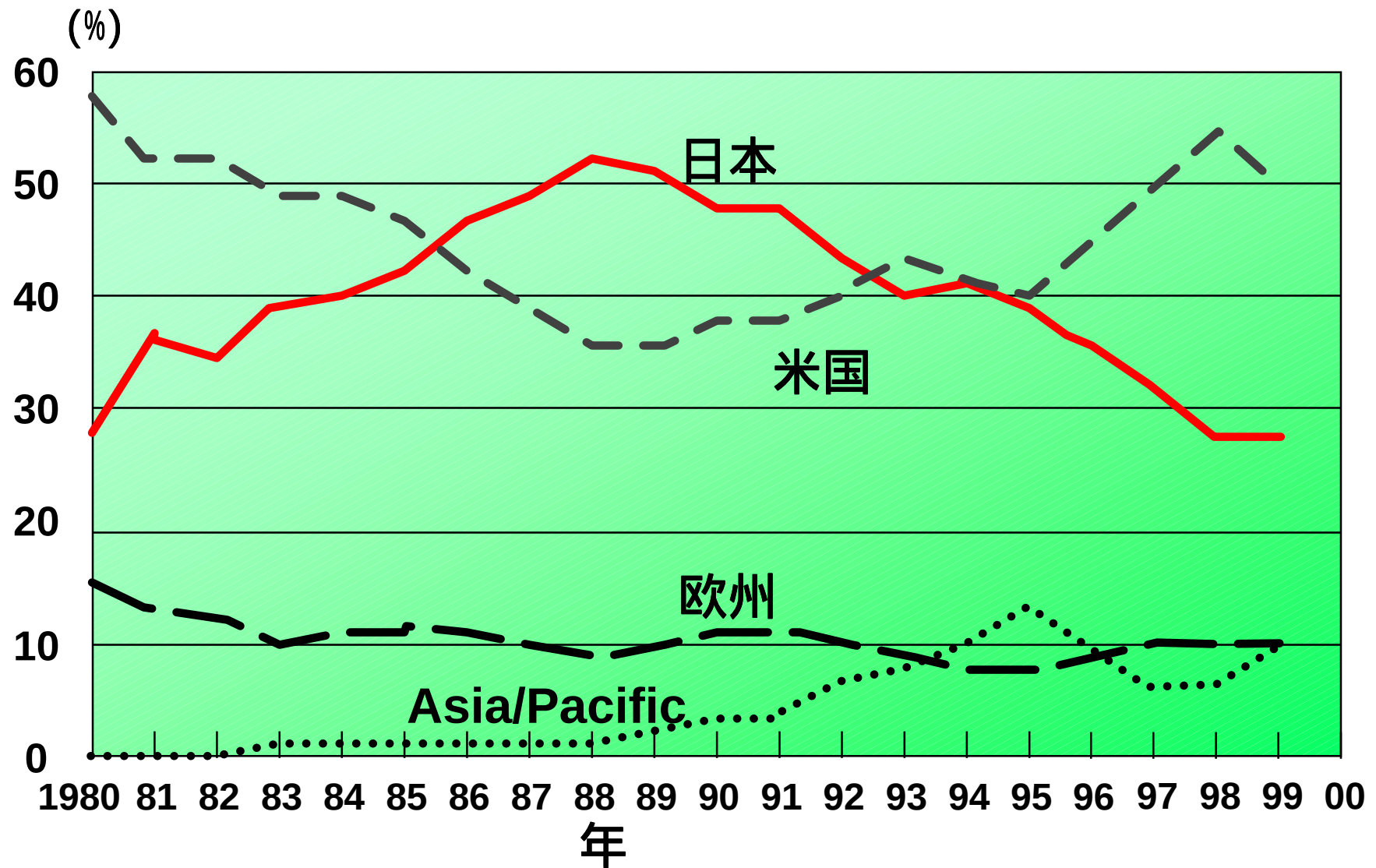
<http://lowpower.iis.u-tokyo.ac.jp/>

- 半導体VLSIを取り巻く環境
- 異業種連携
- 特別研究会

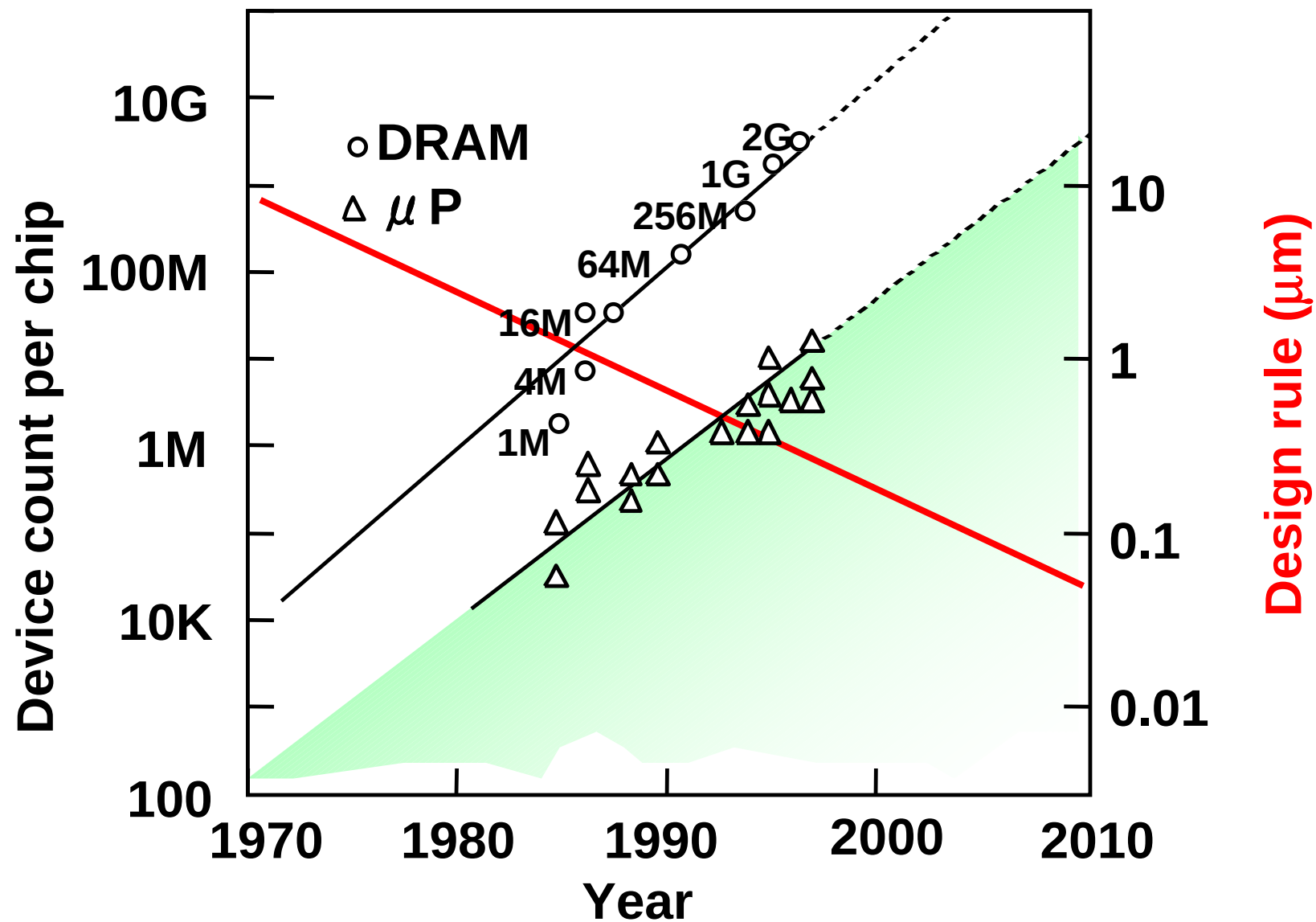
World-wide semiconductor market



地域別半導体メーカーシェア

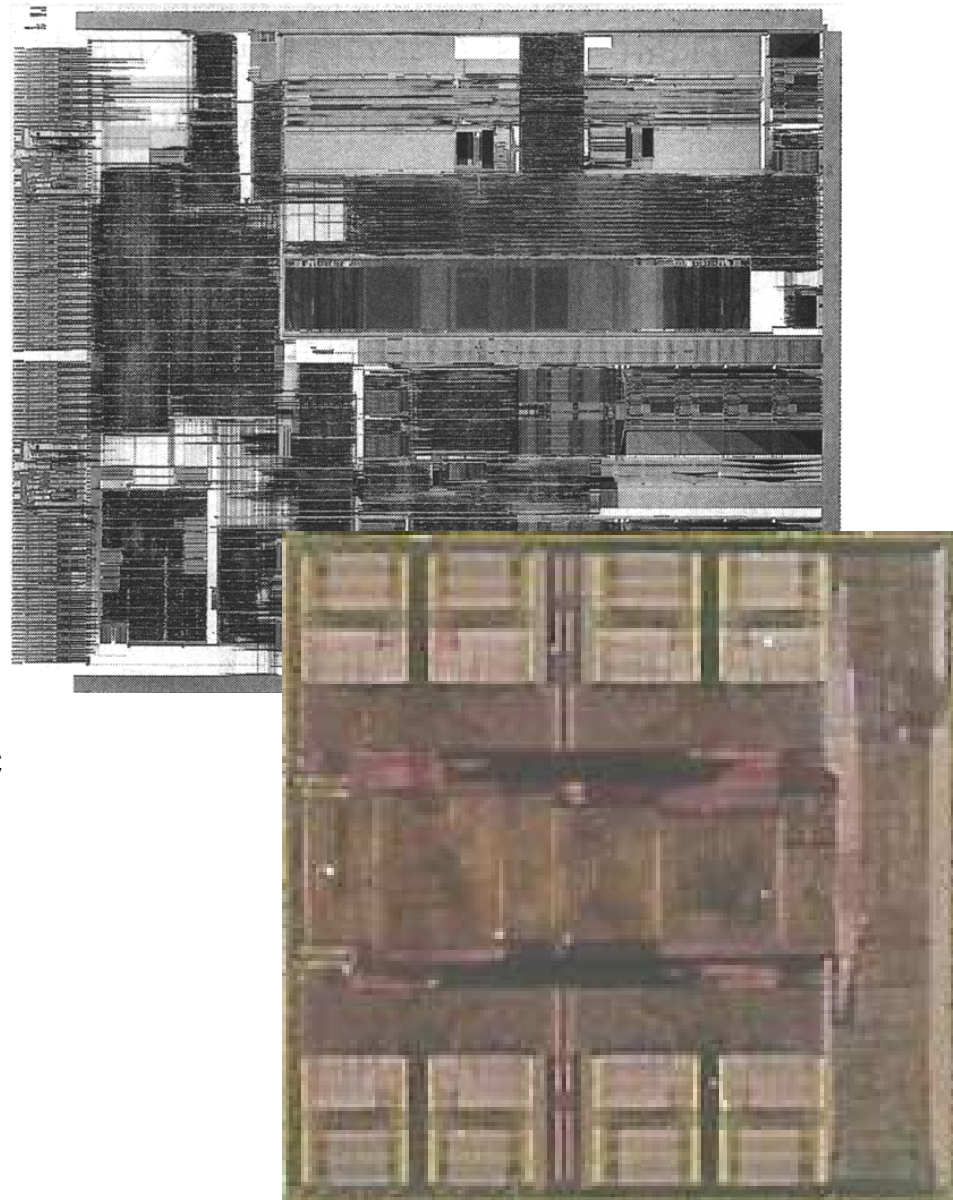


Moore's law

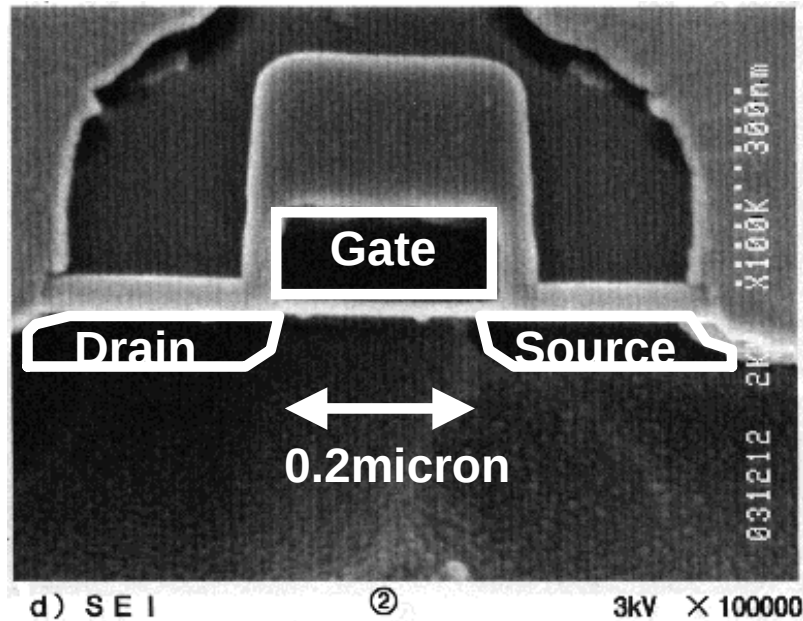


System LSI for Game Machine

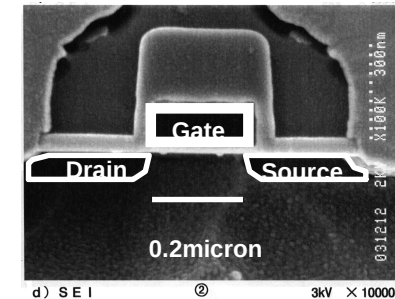
- Clock freq. 300MHz
- 10M transistors
- Graphics synthesizer integrate
40M tr. With embedded DRAM
- Memory bandwidth 3.2GB/s
- Floating operation 6.2GFLOPS/sec
- 3D CG 6.6M polygon/sec
- MPEG2 decode



Scaling Law



➔
Size 1/2



Favorable effects

Size	x1/2
Voltage	x1/2
Electric Field	x1
Speed	x3
Cost	x1/4

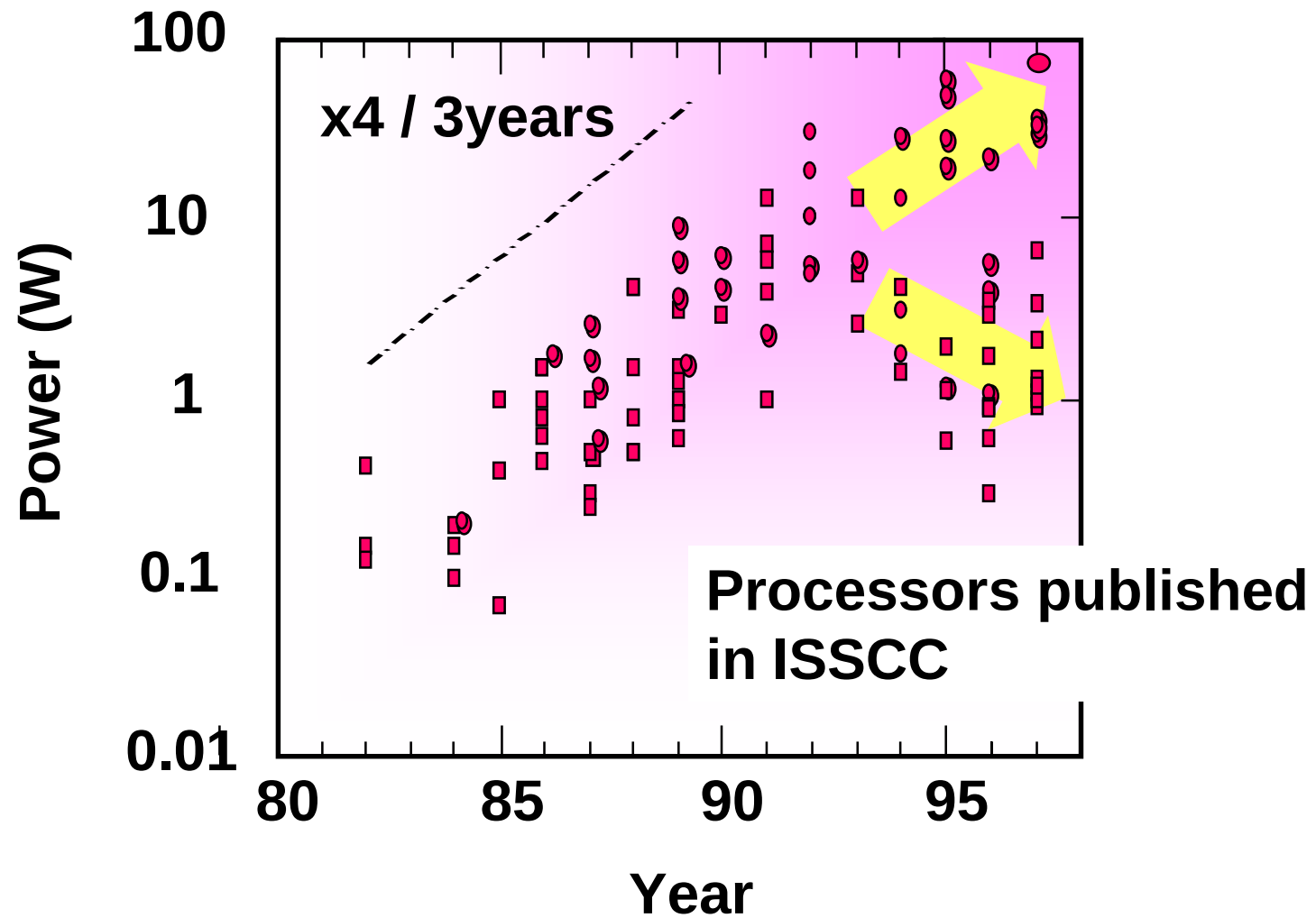
Unfavorable effects

Power density	x1.6
RC delay/Tr. delay	x3.2
Current density	x1.6
Voltage noise	x3.2
Design complexity	x4

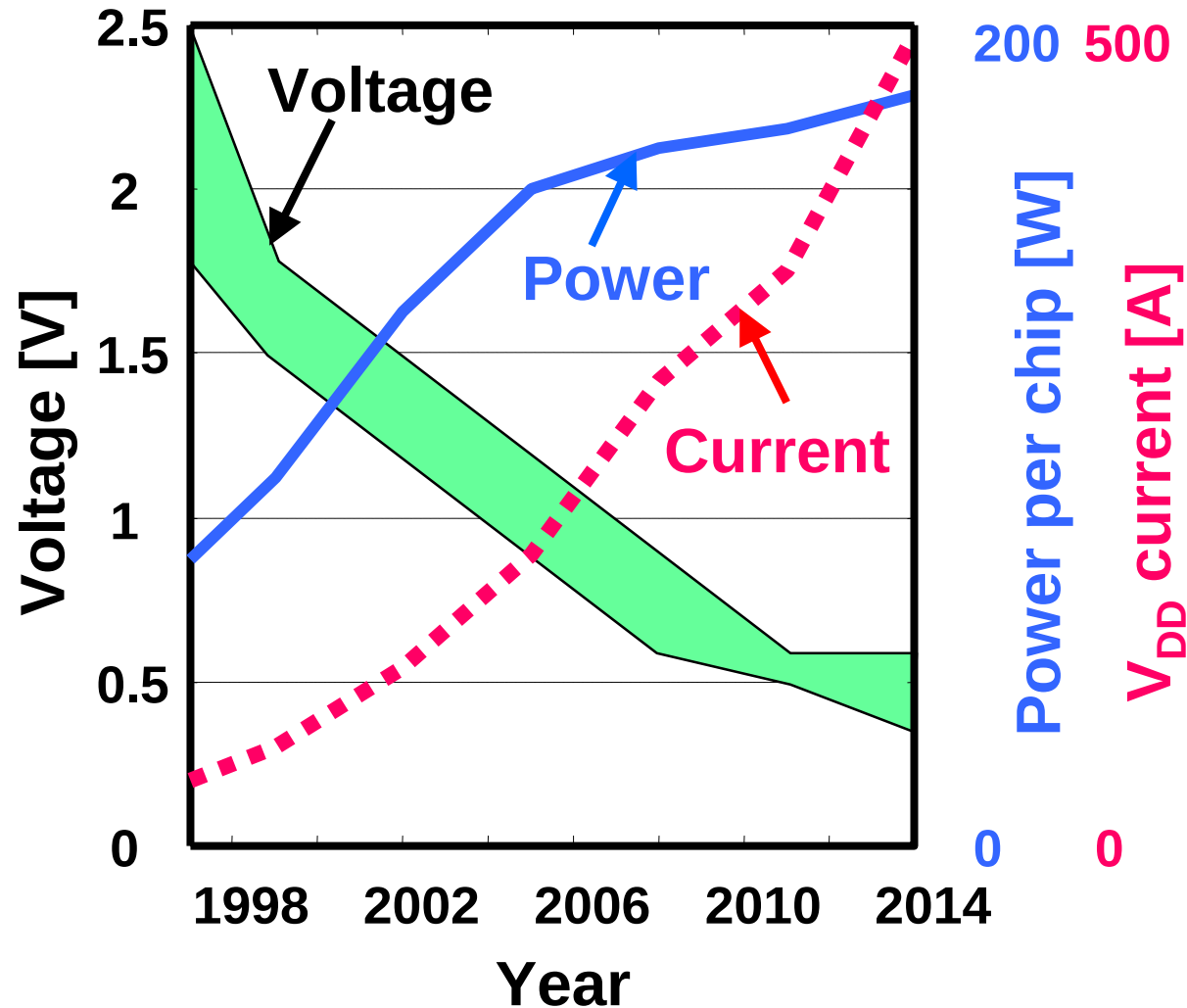
Three crises in VLSI designs

- **Power crisis**
- **Interconnection crisis**
- **Complexity crisis**

LSIの低消費電力化技術の例



V_{DD} , power and current trend



International Technology Roadmap for Semiconductors 1999 update sponsored by the Semiconductor Industry Association in cooperation with European Electronic Component Association (EECA), Electronic Industries Association of Japan (EIAJ), Korea Semiconductor Industry Association (KSIA), and Taiwan Semiconductor Industry Association (TSIA)

レベル間(異業種間)の連携

- ソリューションは異業種の連携で業際技術での差別化
- 専門の違う人達が、目的を一つにして、中長期間協力する、レベル間の連携の仕組み
→ 産学連携の新しい仕組み

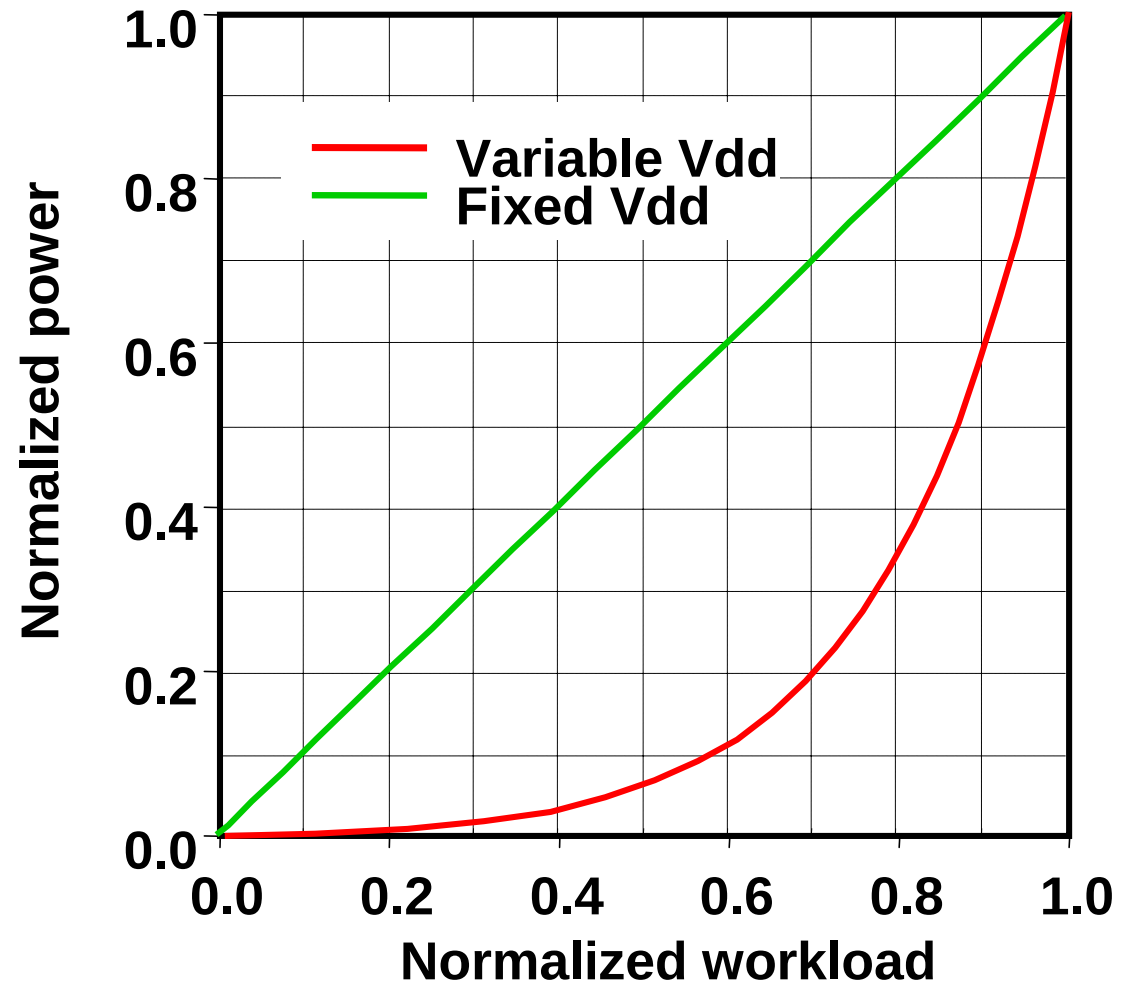


If you don't need to hussle, V_{DD} should be as low as possible

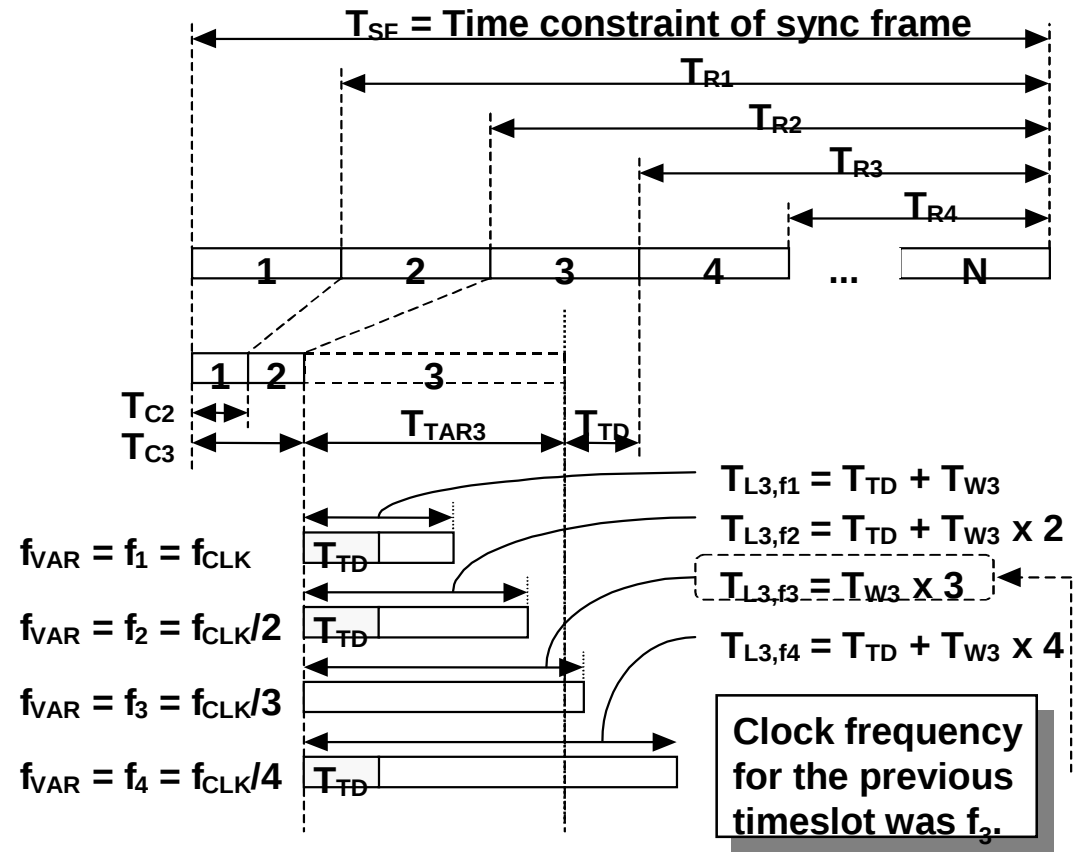
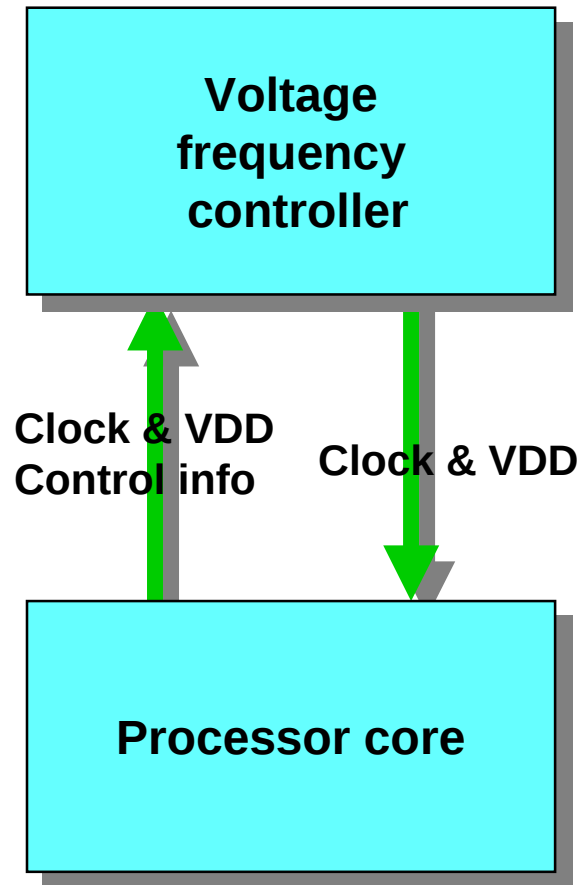
Energy consumption is proportional to the square of V_{DD} .



V_{DD} should be lowered to the minimum level which ensures the real-time operation.



ソフトウェアとハードウェアの連携による マルチメディア・リアルタイムシステムの低消費電力化

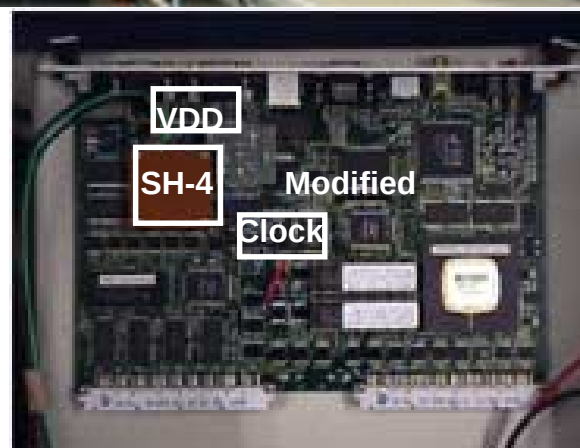
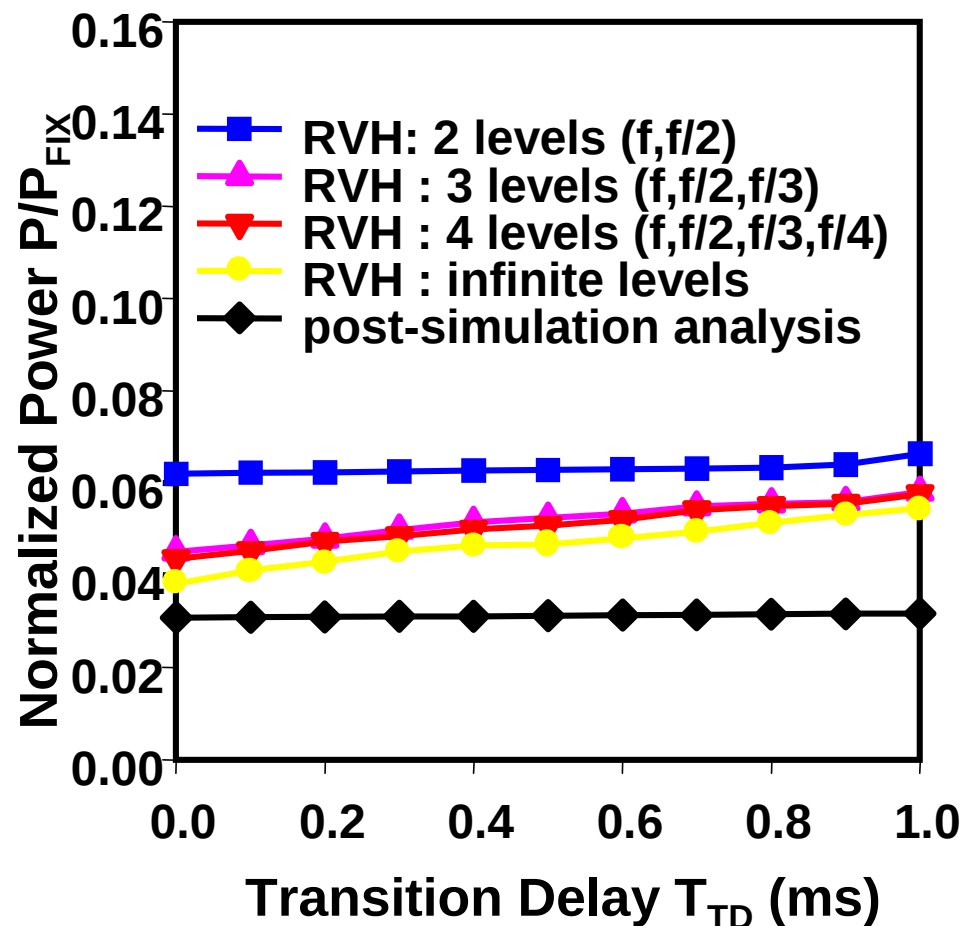


S.Lee and T.Sakurai, "Run-time Power Control Scheme Using Software Feedback Loop for Low-Power Real-time Applications," ASPDAC'00, A5.2, pp.381~pp.386, Jan. 2000.

S.Lee and T.Sakurai, "Run-time Voltage Hopping for Low-power Real-time Systems," DAC'00, June 2000.

ソフトウェアとハードウェアの連携で 消費電力を1/10に

MPEG-4 video encoding



Transmeta, Diamond, ATI...

産学連携共同研究

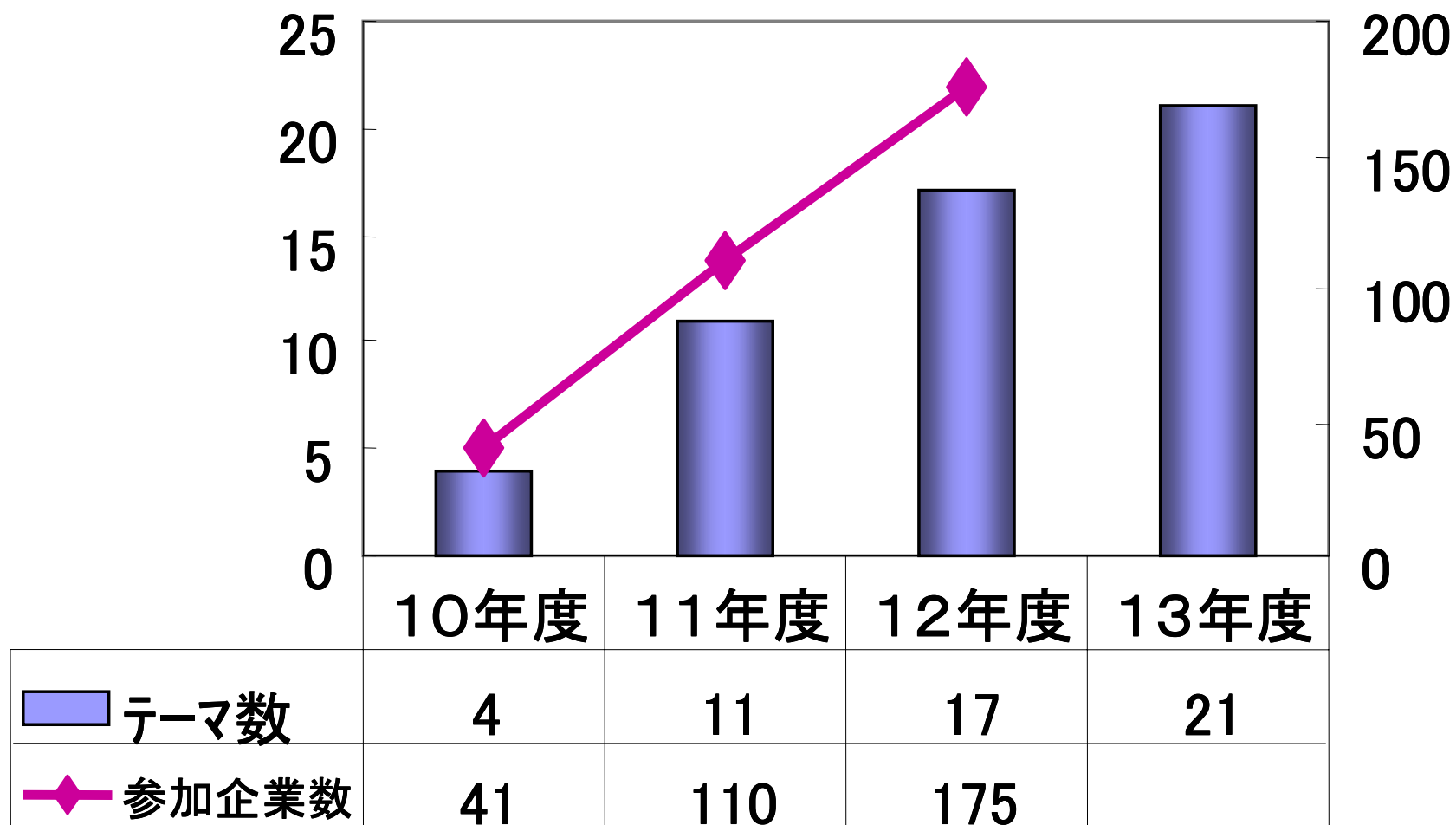
- 複数社で電圧ホッピングを実用化研究

- 業際連携

ハードウェアエンジニア

+ ソフトウェアエンジニア

特別研究会の推移



特別研究会

(財)生産技術研究奨励会

参加募集中の特別研究委員会一覧

テーマ数：17

特別研究委員会名	代表幹事	委員会 No.
■ 電子マネー技術特別研究委員会	今井 秀樹	RC-5
■ コンクリート構造物の劣化診断に関する研究委員会	魚本 健人	RC-7
■ 高機能圧延変形解析研究会	柳本 潤	RC-8
■ センサー利用技術専門委員会	池内 克史	RC-10
■ マイクロマシン技術の応用を探る研究会	藤田 博之	RC-11
■ 低消費電力・高速 LSI 技術懇談会	桜井 貴康	RC-12
■ エコエフィシエンシーとエコデザイン技術特別研究委員会	山本 良一	RC-17
■ 射出成形現象の可視化特別研究委員会	横井 秀俊	RC-18
■ 光応用工学特別研究委員会	志村 努	RC-19
■ 微小スケール反応・分析システム特別研究委員会	藤井 輝夫	RC-20
■ 糖質の利用技術を探る研究会	畑中 研一	RC-21
■ 材料チューニングとチューナブル材料特別研究委員会	岸本 昭	RC-22
■ 廃棄物処理とオキシハロゲン化合物特別研究委員会	前田 正史	RC-23
■ ITS (Intelligent Transport Systems) に関する研究懇談会	桑原 雅夫	RC-24
■ 自動車・マルチボディ・システム研究会	須田 義大	RC-25
■ ガリウムナイトライドの新展開研究会	荒川 泰彦	RC-26
■ 「“超”を極める射出成形」特別研究委員会	横井 秀俊	RC-27

<http://www.iis.u-tokyo.ac.jp/shourei/rc2000.html>

T.Sakurai

特別研究会

21世紀をリードする切り札：超省エネLSIをデバイスプロセスと回路システムから築く

低消費電力・高速 LSI 技術懇談会

RC-12

1. 代表幹事：桜井貴康（東京大学 国際・産学共同研究センター 教授）
平本俊郎（東京大学 大規模集積システム設計教育
研究センター 助教授）

連絡先：平本俊郎 Fax：03-3402-0873
e-mail：hiramoto@nano.iis.u-tokyo.ac.jp

2. 主旨

さらなる高速性を追求しつつ、消費電力を大幅に低減するLSI技術は、21世紀の高度情報化社会を支えるキーテクノロジーである。今後の環境問題、エネルギー問題、高齢化問題を解く鍵ともなる一方で、 $0.1\mu\text{m}$ 以下への微細化はこの問題の解決なしには困難でもある。

本研究会では、デバイスプロセスと回路システムの両面から、LSIの超低消費電力化にとりくむ。適正な規模の会合で密な討論を行い、諸問題の掘り下げ、解決法の模索、今後の方向性などについて、国際的な視野にたって意見交換を行う。

3. その他

年会費：30万円

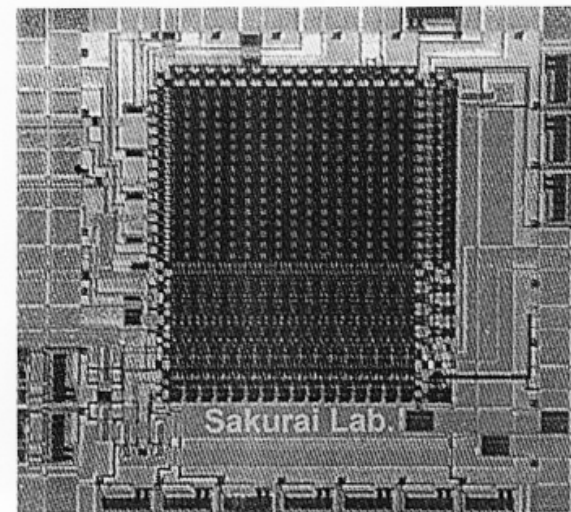
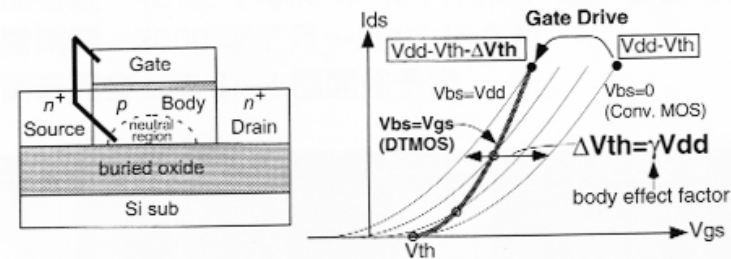
定員：最大10社、1社2名まで

（理想的にはプロセスデバイス系、設計領域各1名）

運用方法：年2回程度研究会を開催予定

毎回、会員内外より講演を募り、それについての質疑応答を含めた議論を行うという形式で進行し、懇親会を併設して相互の情報交換を促進する一助とする。

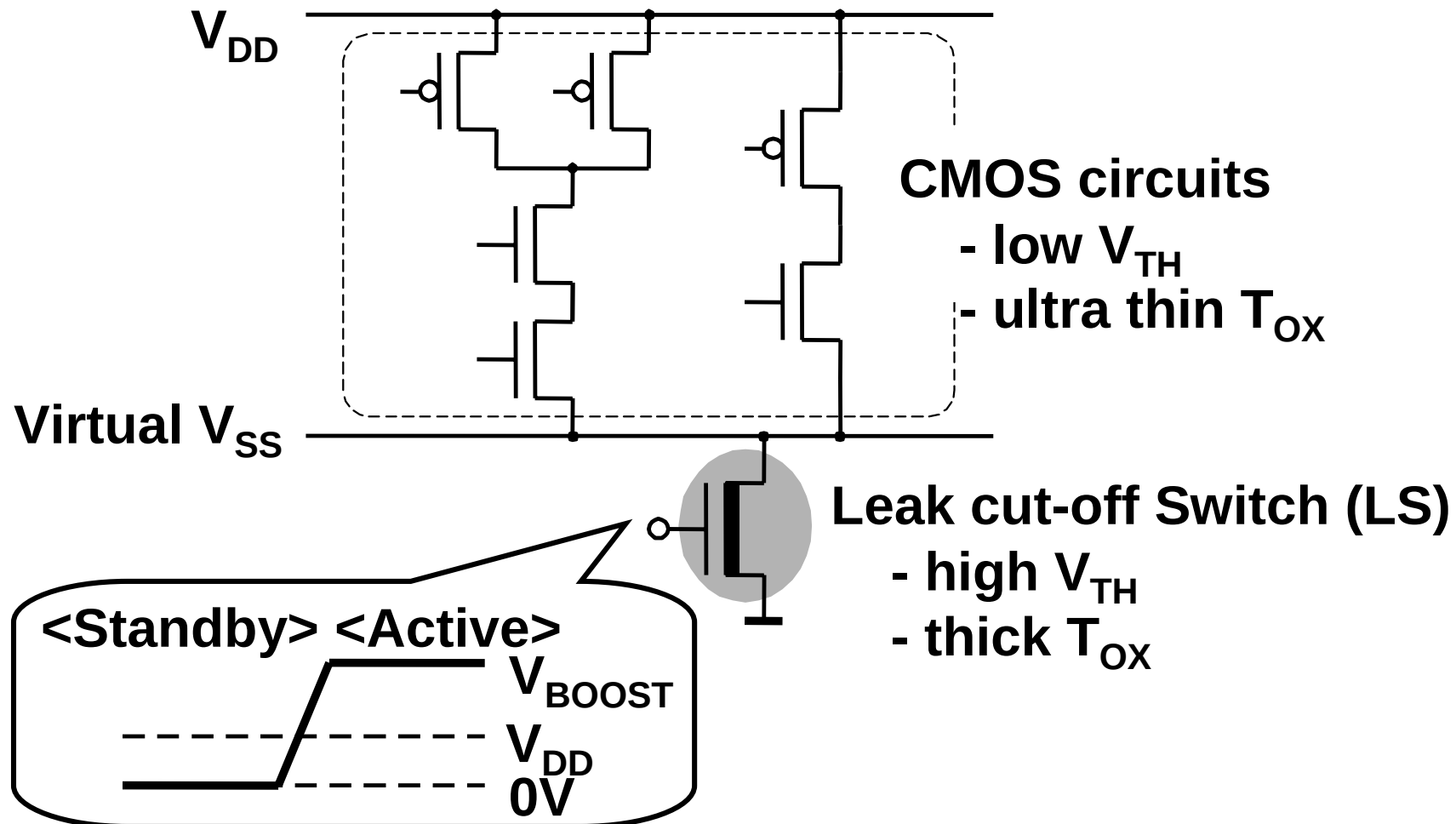
Dynamic Threshold MOSFET (DTMOS)



特別研究会メンバー

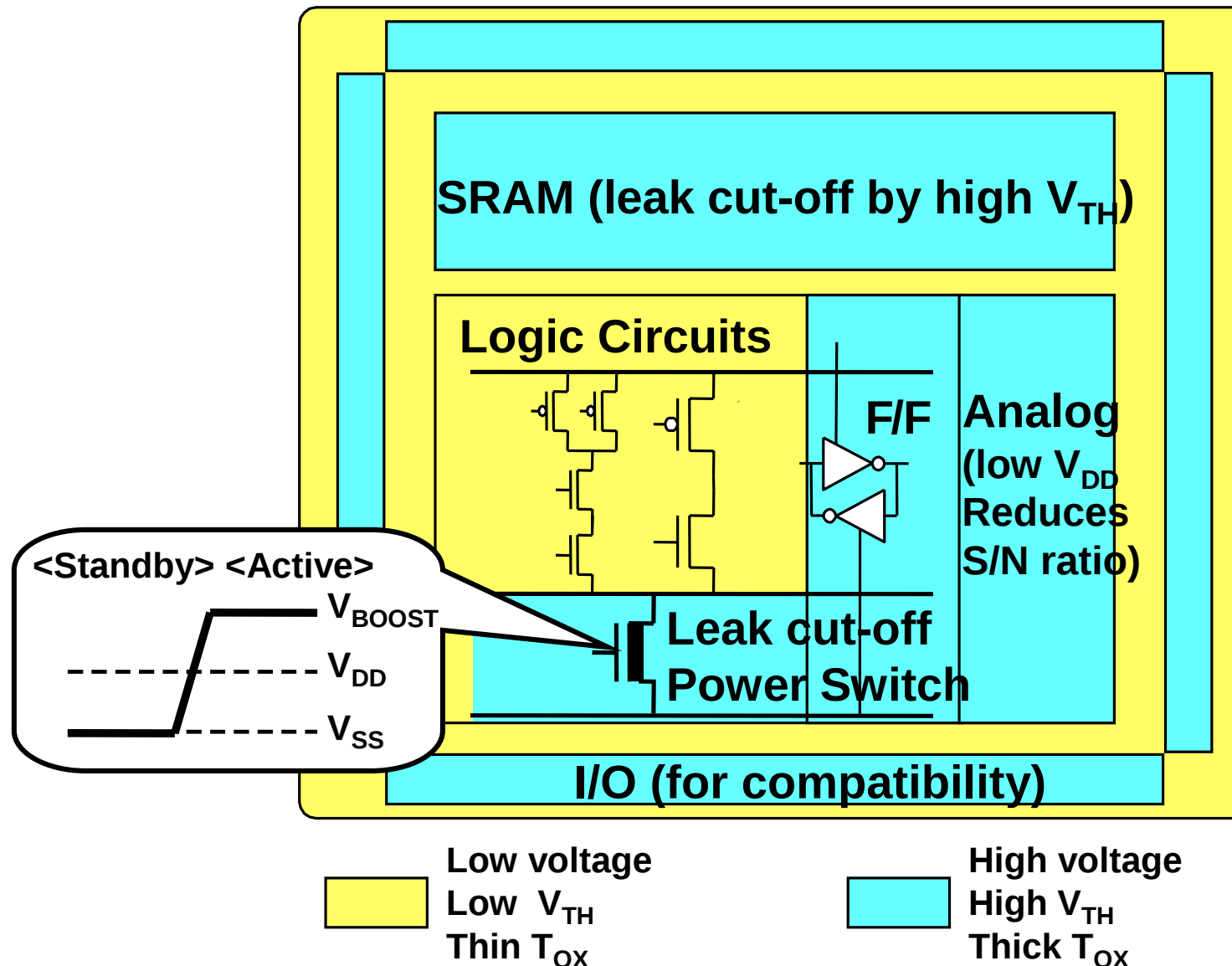
- 6 社
 - + 10 社による共同研究組織体
 - + 数社による共同研究体
- 業際連携
 - 設計エンジニア
 - + 製造エンジニアの連携

デバイスと回路技術の連携で 低消費電力化を図る



T.Inukai, M.Takamiya, K.Nose, H.Kawaguchi, T.Hiramoto and T. Sakurai, "Boosted Gate MOS (BGMOS): Device/Circuit Cooperation Scheme to Achieve Leakage-Free Giga-Scale Integration," CICC'00, p.409, May 2000.

GSI's in deep-submicron era

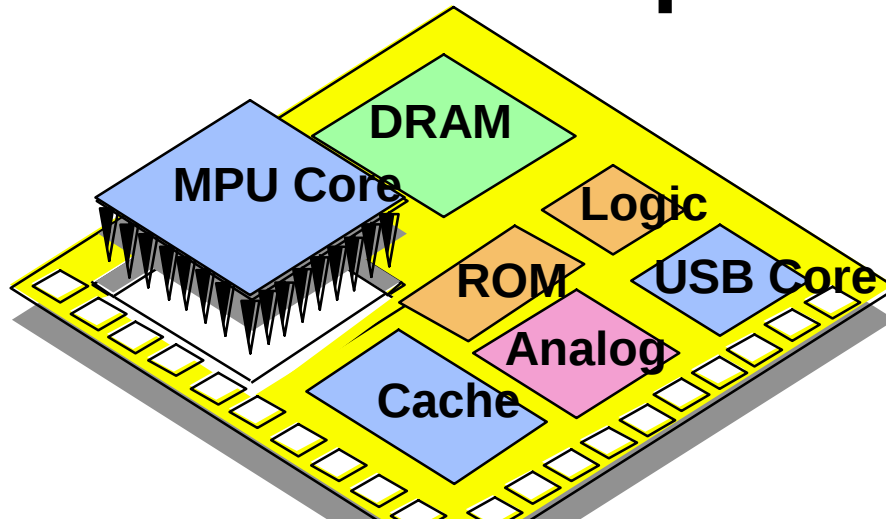


Three crises in VLSI designs

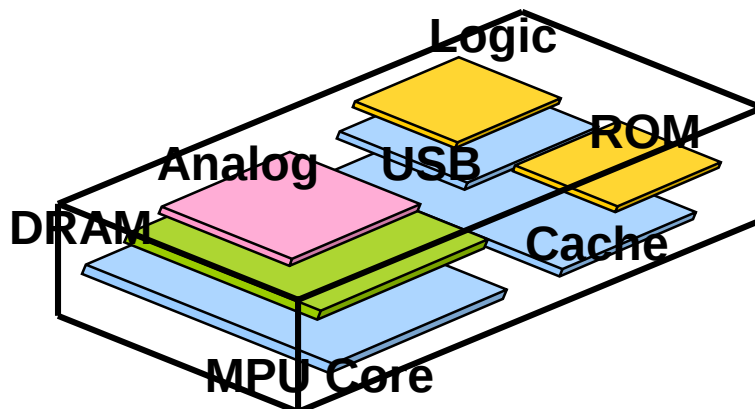
- **Power crisis**
- **Interconnection crisis**
- **Complexity crisis**

LSIと実装の連携

Superconnect

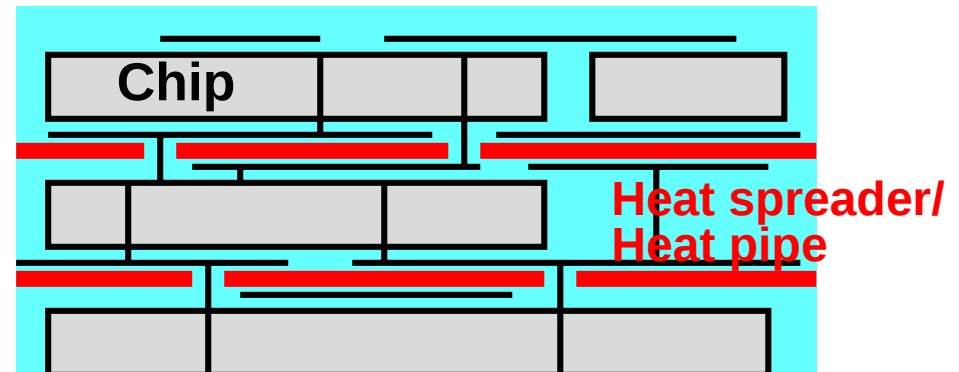


System on a Chip



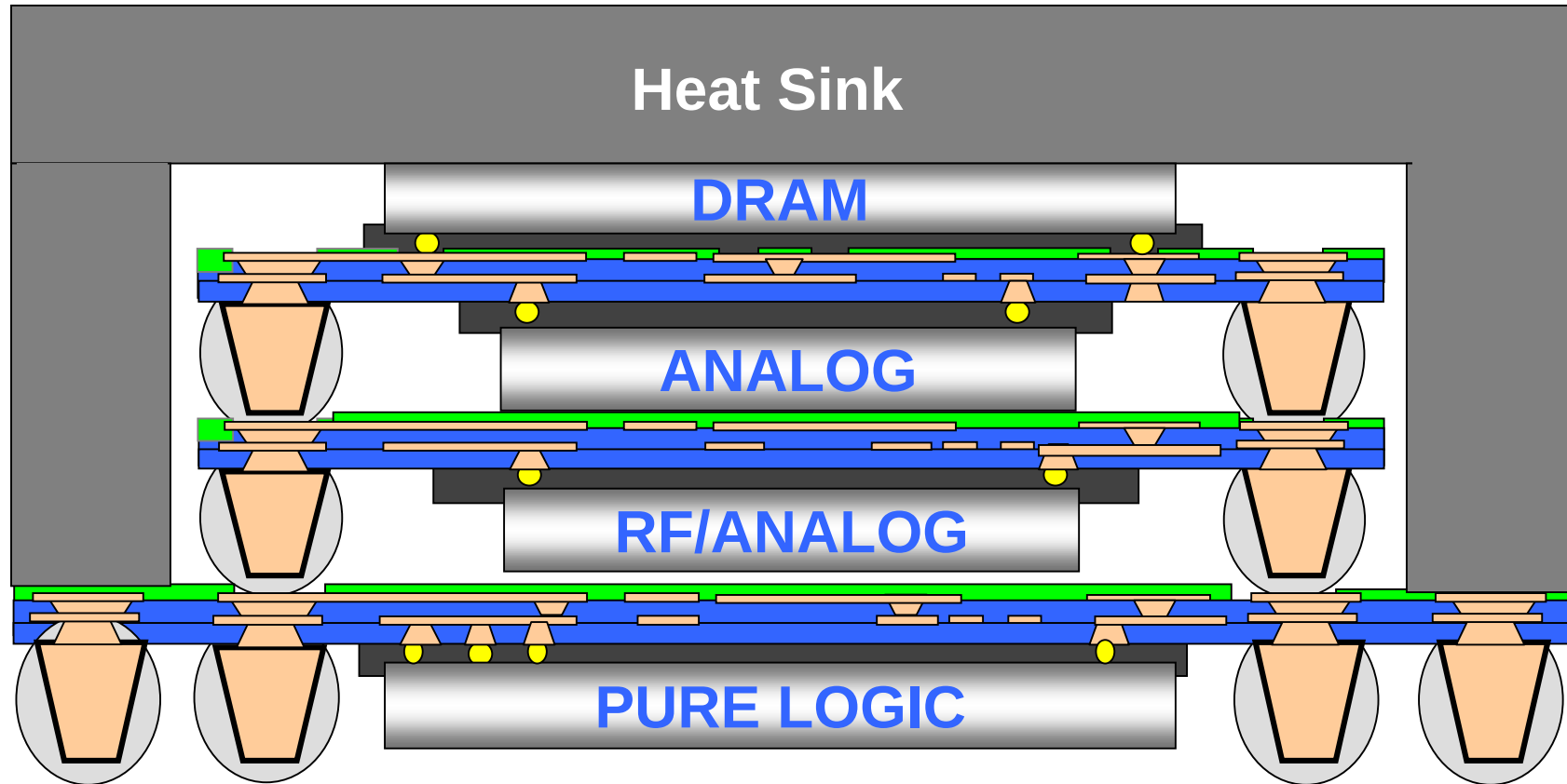
Superconnect

- Smaller area
 - Shorter interconnect
 - Optimized process for each die (Analog, DRAM, MEMS...)
 - Good electrical isolation
 - Through-chip via
-
- Heat dissipation is an issue



LSIと実装の連携

スーパーコネクットの例



K.Ohsawa, H.Odaira, M.Ohsawa, S.Hirade, T.Iijima, S.G.Pierce, "3-D Assembly Interposer Technology for Next-Generation Integrated Systems," ISSCC Digest of Tech. Papers, pp.272-273, Feb.2001.

分野: 重要アプリケーションとキー技術

Key applications

Bio-medical
Tissue engineering、
monitoring、環境

Physical needs
Robot
老齡化、介護、家事、
非常時

IT、デジタル家電、
PC、通信、
ubiquitous、
wearable

Spiritual needs

Key technologies in EE

Low-power

Wireless

実装